

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-030523  
(43)Date of publication of application : 31.01.1995

(51)Int.CI.

H04L 1/08  
H04L 29/02

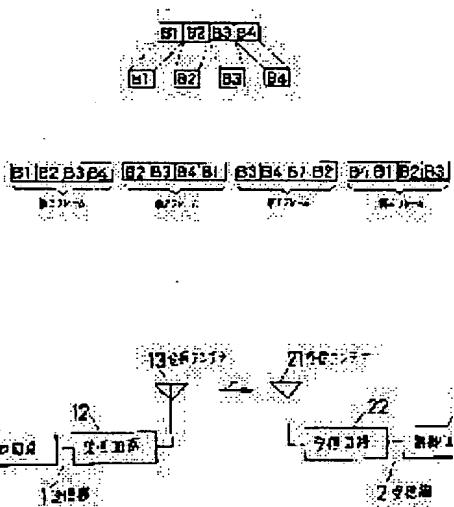
(21)Application number : 05-154799  
(22)Date of filing : 25.06.1993

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD  
(72)Inventor : UENISHI MASARU  
HONDA KAZUHIRO

## (54) DATA COMMUNICATION METHOD

### (57)Abstract:

PURPOSE: To surely receive data even when bit out of synchronism takes place in a receiver.  
CONSTITUTION: A transmitter 1 divides frame data into plural blocks B1-B4 in the data communication method and rearranges sequentially the divided data based on a predetermined rule and sends them continuously for plural number of times. Then a receiver 2 stores the predetermined rule in advance and rearranges the blocks B1-B4 depending on the content of the rule when all the blocks B1-B4 are received to restore the data to a state of the original frame data. Furthermore, the reception processing of a block not requiring reception processing such as a block whose reception processing is already finished in a preceding frame is not made but the reception processing is halted.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

Japanese Publication for Unexamined Patent Application  
No. 30523/1995 (Tokukaihei 7-30523)

A. Relevance of the Above-identified Document

This document has relevance to Claims 1, 13, 16 and 17 of the present application.

B. Translation of the Relevant Passages of the Document

[ABSTRACT]

[PURPOSE] To enable secure data receiving even when a receiver experiences deviation in bit synchronization.

[FIELD OF THE INVENTION] The present invention relates to data communications method for transmitting/receiving serial data.

[PROBLEM TO BE SOLVED BY THE INVENTION] ... when a receiver adopts a bit synchronization system to receive transmission data, deviation may occur in bit synchronization after a specific bit due to problems such as a clock error and/or noise between a transmitter and the receiver, and jitter generated when a receiving signal is restored in the receiver. In that case, even when a frame data is consecutively transmitted, data after the specific bit cannot be received in every frame, thereby reducing a data receiving rate.

[0004] The present invention has been attained in view

**THIS PAGE BLANK (USPTO)**

of the foregoing problem, and an object of which is to provide a data communications method capable of secure data receiving even when a receiver experiences deviation in bit synchronization.

[EFFECTS OF THE INVENTION] ... it is possible to provide a data communications method capable of secure data receiving even when a receiver experiences deviation in bit synchronization.

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-30523

(43)公開日 平成7年(1995)1月31日

(51)Int.Cl.  
H 04 L 1/08  
29/02識別記号 庁内整理番号  
9371-5K

F I

技術表示箇所

(21)出願番号 特願平5-154799

(22)出願日 平成5年(1993)6月25日

審査請求 未請求 請求項の数2 O.L (全4頁)

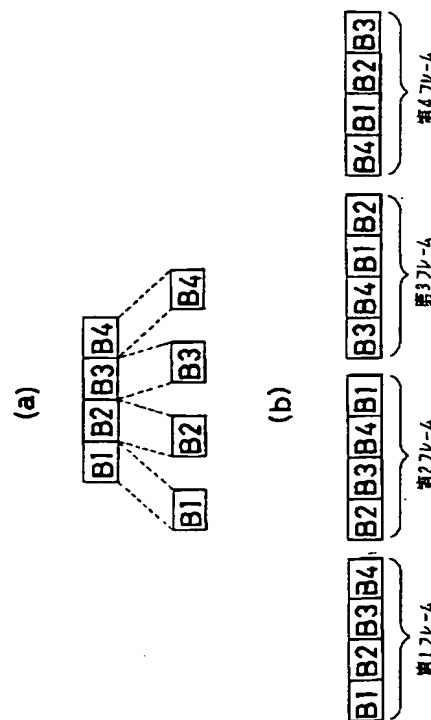
(71)出願人 000005832  
 松下電工株式会社  
 大阪府門真市大字門真1048番地  
 (72)発明者 上西 勝  
 大阪府門真市大字門真1048番地松下電工株式会社内  
 (72)発明者 本田 和博  
 大阪府門真市大字門真1048番地松下電工株式会社内  
 (74)代理人 弁理士 佐藤 成示 (外1名)

## (54)【発明の名称】 データ通信方法

## (57)【要約】

【目的】 受信機でビット同期ずれが発生してもデータ受信を確実に行なうことを可能とする。

【構成】 データ通信方法において、送信機1では、フレームデータを複数のブロックB1～B4に分割し、分割したデータを所定の規則で順次並べ替えた上で、複数回連続送信し、受信機2では、前記所定の規則を予め記憶しておき、全てのブロックB1～B4を受信できた時点で、前記規則の内容に応じて各ブロックB1～B4を並べ替え、元のフレームデータの状態に戻すようしているのである。また、さらに、受信機2における前記各フレームの受信において、前のフレームで既に受信処理の完了したブロック等の受信処理の不用なブロックの受信処理は行わず、受信処理を休止するようにするのである。



(2)

**【特許請求の範囲】**

**【請求項1】** 送信機と受信機間でシリアルデータを伝送するとともに、同一のデータをフレーム単位で複数回送信する連続送信を行うようにしたデータ通信方法であって、送信機では、前記フレームを複数のブロックに分割し、分割した各ブロックを所定の規則に従って順次並べ替えて送信するようにし、受信機では、前記規則を予め記憶しておき、前記規則に従ってデータ受信処理を行い、全てのブロックの受信処理を完了した時点で、前記規則に従って各ブロックを元の配列に並べ替えるようにしたことを特徴とするデータ通信方法。

**【請求項2】** 前記受信機における前記各フレームの受信において、受信処理の不用なブロックの受信は行わず、受信処理休止するようにしたことを特徴とする請求項1記載のデータ通信方法。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、シリアルデータを送受信するためのデータ通信方法に関するものである。

**【0002】**

**【従来の技術】** 従来、送信機と受信機との間でデータの伝送を行う場合、特に、受信機能を有しない送信機と送信機能を有しない受信機との間で单方向通信を行う場合、機器の小型化、低コスト化を確保しながら通信信頼性を向上させるために、送信機側からデータを送信する際に、同一データをフレーム単位で複数回送信する連続送信方式を用いており、第1フレームが受信できなくても第2フレーム以降のフレームの受信を試みることにより受信率を向上しようとしていた。

**【0003】**

**【発明が解決しようとする課題】** しかしながら、このような連続送信方式では、受信機がビット同期方式にて送信データを受信するとき、送信機と受信機とのクロック誤差やノイズ、受信機での受信信号の復調時に生じるジッタ等により、特定のビット以降でビット同期ずれが発生することがあり、フレームデータを連続送信したとしても、全てのフレームについて特定のビット以降のデータが受信できなくなり、その結果、データの受信率が低下してしまうという問題があった。

**【0004】** 本発明は、上記の点に鑑みてなしたものであり、その目的とするところは、受信機でビット同期ずれが発生してもデータ受信を確実に行うことのできるデータ通信方法を提供することにある。

**【0005】**

**【課題を解決するための手段】** 本発明は、送信機と受信機間でシリアルデータを伝送するとともに、同一のデータをフレーム単位で複数回送信する連続送信を行うようにしたデータ通信方法であって、送信機では、前記フレームを複数のブロックに分割し、分割した各ブロックを所定の規則に従って順次並べ替えて送信するようにし、

受信機では、前記規則を予め記憶しておき、前記規則に従ってデータ受信処理を行い、全てのブロックの受信処理を完了した時点で、前記規則に従って各ブロックを元の配列に並べ替えるようにしたことを特徴とするものである。

**【0006】** また、前記データ通信方法において、さらに、前記受信機における前記各フレームの受信において、受信処理の不用なブロックの受信は行わず、受信処理休止するようにしたことを特徴とするものである。

**【0007】**

**【作用】** 本発明のデータ通信方法にあっては、送信機では、フレームデータを複数のブロックに分割し、分割したデータを所定の規則で順次並べ替えた上で、複数回連続送信し、受信機では、前記所定の規則を予め記憶しておき、全てのブロックを受信できた時点で、前記規則の内容に応じて各ブロックを並べ替え、元のフレームデータの状態に戻すようにしているのである。

**【0008】** また、さらに、受信機における前記各フレームの受信において、前のフレームで既に受信処理の完了したブロック等の受信処理の不用なブロックの受信処理は行わず、受信処理休止するようにしているのである。

**【0009】**

**【実施例】** 以下、本発明の一実施例を図面に基づき説明する。

**【0010】** 図2は、本発明に係る送信機1と受信機2を示すブロック図であり、送信機1と受信機2との間で無線により单方向通信を行う例を示すものである。送信機1は、送信すべきデジタルデータの生成およびスイッチ等の入出力装置(図示せず)を制御する制御回路11と、制御回路11で生成された送信データを変調する送信回路12および、変調された信号を送信する送信アンテナ13とを有してなる。受信機2は、送信信号を受信する受信アンテナ21と、受信アンテナ21で受信した受信信号を復調しデジタルデータを生成する受信回路22および前記デジタルデータを解読処理する制御回路23とを有してなる。

**【0011】** ここで、送信機1の制御回路11では、図1(a)に示すように、送信データフレームを例えば4つのブロックB1～B4に分割した上で、各ブロックB1～B4にはブロック番号を示すデータであるブロックコードを附加しておく。次に、分割した各ブロックB1～B4を所定の規則に従って順次並べ替えて連続送信を行う。例えば図1(b)に示すように、第1フレームから第4フレームまで順次ブロックを並べ替えて4回連続送信を行う。つまり、1回目のデータ送信としては、B1、B2、B3、B4の順に送信データを構成(第1フレーム)し、2回目の送信データとしては、B2、B3、B4、B1の順に送信データを構成(第2フレーム)し、3回目のデータ送信としては、B3、B4、B1

## (3)

1、B 2 の順に送信データを構成（第3フレーム）し、4回目の送信データとしては、B 4、B 1、B 2、B 3 の順に送信データを構成（第4フレーム）し送信を行うのである。

【0012】受信機2では、送信機1の前記所定の規則、つまり、送信機1から送信データが、図1（b）に示したようなパターンで送信されるという規則が予め記憶されており、この規則の内容に従って受信処理が行われる。例えば、図3のように、第1フレームの受信時にビット同期ずれによりブロックB 3 およびブロックB 4 が受信できなかった場合、受信機2は受信できたブロックのコードから受信できなかったブロックB 3、B 4 が判別できるので、第2フレーム以降の送信データで未受信ブロックB 3、B 4 の再受信を試みる。本実施例においては、第4フレームの送信データの受信を完了した時点で、全てのブロックの受信が完了することになる。

【0013】また、フレームの先頭に近い程、ビット同期ずれの起こる確率が低く、今、第1フレームの送信データの受信において、フレームの前半のブロックは受信でき、後半のブロックが受信できなかったことから、受信機2では、次の受信の対象は第3フレームの送信データとするというように判断することができる。従って、受信機2では、図4に示すように、第2フレームの送信データは受信せず、受信処理を休止することができ、その間、受信機2に接続された入出力装置等の制御を行う等の余裕が生じるのである。そして、受信機2では、送信機1からの第3フレームの送信データの送信と同時に休止していた受信処理を再開し、ブロックB 3 およびブロックB 4 を受信した時点で、全てのブロックの受信処理が完了したことになり、後続のブロックB 1、B 2 は受信処理を休止することができる。さらに、第4フレームの受信処理も休止することができる。もし、第3フレームの受信で、ブロックB 4 が受信できなかつた場合は、第4フレームを受信処理するようにすればよいのである。

【0014】全ブロックB 1～B 4 の受信を完了した受信機2は、各ブロックをブロックコードの順に並べ替えれば、正しいデータが得られるのである。

【0015】本実施例によれば、受信機2は、受信処理の休止期間が生じるので、制御回路2 3 の負担が少なくなり、受信処理以外の処理も余裕をもって行えるという効果も奏する。

【0016】なお、本実施例では、送信データを4つの

ブロックB 1～B 4 に分割したが、分割数はこれに限定されるものではない。また、ブロックB 1～B 4 の並べ替えについても、本実施例では、左方向にローテーションしているが、受信機2に規則が記憶されておれば、右方向のローテーションや他の並べ替えでもよいことは言うまでもない。

## 【0017】

【発明の効果】以上のように、本発明のデータ通信方法によれば、送信機では、フレームデータを複数のブロックに分割し、分割したデータを所定の規則で順次並べ替えた上で、複数回連続送信し、受信機では、前記所定の規則を予め記憶しておき、全てのブロックを受信できた時点での前記規則の内容に応じて各ブロックを並べ替え、元のフレームデータの状態に戻すようにたので、受信機でビット同期ずれが発生してもデータ受信を確実に行うことのできるデータ通信方法が提供できた。

【0018】また、さらに、受信機における前記各フレームの受信において、前のフレームで既に受信処理の完了したブロック等の受信処理の不用なブロックの受信処理は行わず、受信処理休止するようにすれば、受信処理以外の処理も余裕をもって行えるという効果も奏する。

## 【図面の簡単な説明】

【図1】本発明に係るデータフレームを示す模式図である。

【図2】本発明に係る送信機および受信機を示すブロック図である。

【図3】本発明の一実施例の動作を示すデータフレームの模式図である。

【図4】同上の他の実施例の動作を示すデータフレームの模式図である。

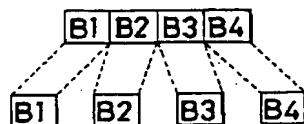
## 【符号の説明】

1	送信機
2	受信機
1 1	制御回路
1 2	送信回路
1 3	送信アンテナ
2 1	受信アンテナ
2 2	受信回路
2 3	制御回路
B 1	フレームデータを構成するブロック
B 2	フレームデータを構成するブロック
B 3	フレームデータを構成するブロック
B 4	フレームデータを構成するブロック

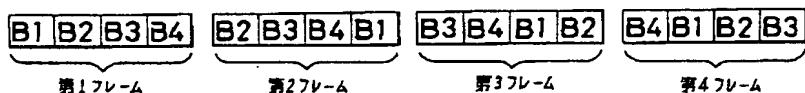
(4)

【図1】

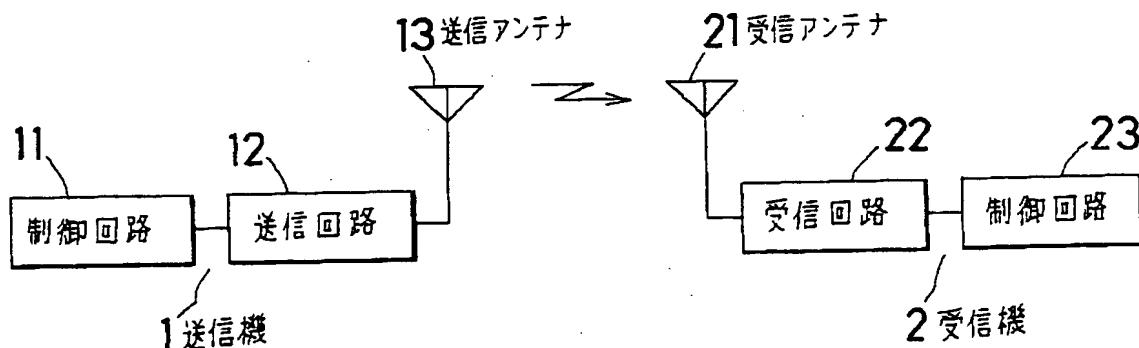
(a)



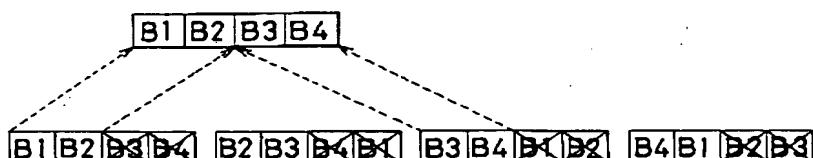
(b)



【図2】



【図3】



【図4】

